

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-88824

(43) 公開日 平成11年(1999) 3月30日

(51) Int.Cl.⁶

識別記号

F I

H 0 4 N 5/91
G 0 6 T 1/60
H 0 4 N 5/765
5/781
5/907

H 0 4 N 5/91 J
5/907 B
G 0 6 F 15/64 4 5 0 D
H 0 4 N 5/781 5 1 0 E
5 1 0 J

審査請求 未請求 請求項の数 5 O L (全 5 頁) 最終頁に続く

(21) 出願番号

特願平9-238516

(22) 出願日

平成9年(1997) 9月3日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通 2丁目 5番 5号

(72) 発明者 上村 透

大阪府守口市京阪本通 2丁目 5番 5号 三
洋電機株式会社内

(72) 発明者 豊田 和弘

大阪府守口市京阪本通 2丁目 5番 5号 三
洋電機株式会社内

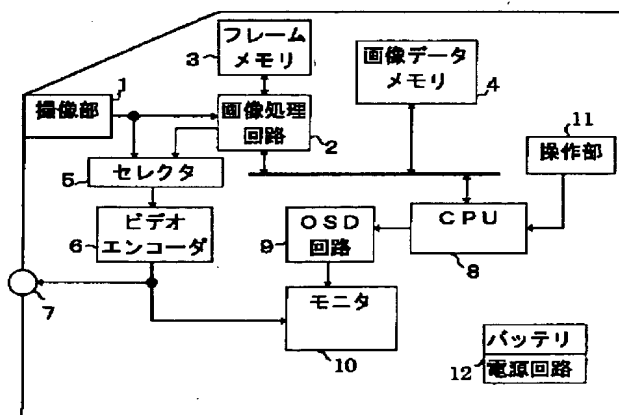
(74) 代理人 弁理士 安富 耕二 (外 1名)

(54) 【発明の名称】 スチルカメラ

(57) 【要約】

【課題】 大容量のフレームメモリを用いることなく、連写速度が画像データ蓄積用の記録媒体の書き込み処理速度に依存することのない高速連写が行えるスチルカメラを提供する。更に、連写速度が感覚的に判別しうるスチルカメラを提供する。

【解決手段】 連写モードにおいて、撮像部 1 から取込んだ画像データをフレームメモリ 3 の領域 A に記憶し、領域 A への記憶を行いながら領域 A に記憶した画像データの圧縮を画像処理回路 2 で行い、圧縮した画像データをフレームメモリ 3 の領域 B に一時的に記憶しておき、連写が終わってから書き込み速度の遅い画像データメモリ 4 に記録する。これにより、画像データメモリ 4 への書き込み速度に依存することなく連写を高速で行え、更にフレームメモリ 3 の有効利用が図れる。また、連写モードを示す表示を連写速度に応じて点滅表示させることにより、連写速度を感覚的に判別可能にする。



【特許請求の範囲】

【請求項 1】 画像を撮像して画像データを出力する撮像手段と、撮像手段から出力される画像データを一時的に記憶する一時記憶手段と、一時記憶手段に記憶された画像データを圧縮する圧縮手段と、圧縮手段で圧縮された画像データを一時的に記憶する補助記憶手段と、圧縮された画像データを記録する画像記録手段とを備え、画像記録手段には、補助記憶手段に複数枚分の圧縮された画像データが記憶された後、補助記憶手段から読み出された圧縮された画像データが記録されることを特徴とするスチルカメラ。

【請求項 2】 補助記憶手段は一時記憶手段内に設けられることを特徴とする請求項 1 記載のスチルカメラ。

【請求項 3】 画像データの一時記憶手段への記憶を行いながら、圧縮手段による画像データの圧縮を行うことを特徴とする請求項 1 または 2 記載のスチルカメラ。

【請求項 4】 画像を撮像して画像データを出力する撮像手段と、撮像手段から出力される画像データを一時的に記憶する一時記憶手段と、画像データに基づく画像表示を行うモニタ手段とを備え、少なくとも 2 以上の連写速度での連写が可能なスチルカメラにおいて、連写を行う状態を示す連写モード表示を発生するモード表示手段と、モニタ手段上で連写モード表示を連写速度に応じて点滅表示させる表示制御手段とを備えることを特徴とするスチルカメラ。

【請求項 5】 表示制御手段による連写モード表示は、連写速度に基づいた周期で点滅表示されることを特徴とする請求項 4 記載のスチルカメラ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、被写体像を連続的に撮像して、連続した複数枚の画像を記録するスチルカメラに関するものである。

【0002】

【従来の技術】従来から、撮像した画像のデジタル画像データを記録するスチルカメラには、複数枚（フレーム）の画像を連続して記録する連写モードと、画像を縮小し 1 枚（フレーム）の中に複数枚の縮小画像を当て嵌めて記録するマルチ連写モードがある。

【0003】通常、ス様なスチルカメラでは、画像データを一旦フレームメモリに記憶し、その後画像データを圧縮して画像データ蓄積用の記録媒体へと記録する。このため、連写モードでは、連写速度が圧縮処理速度や画像データ蓄積用の記録媒体の書き込み処理速度に依存してしまう。そこで、特開平 7-99629 号公報では、複数フレーム分のフレームメモリ（バッファメモリ）を備えさせることで連写速度を向上させている。

【0004】しかしながら、複数フレーム分のフレームメモリを設けることで連写速度を向上させる場合、連写枚数はフレームメモリの容量に依存することになり、連

写枚数と比例して大きな容量のフレームメモリを必要とし、大きなコストの増加を招く虞がある。ところで、連写モードやマルチ連写モードでは、連写速度の許容範囲内で、低速連写と高速連写が行われるが、上述の公報のように連写スイッチの状態だけでは、ファインダーを覗いている撮影者に低速連写か高速連写のどちらになっていくか分からず、確認のために一旦被写体から視線を外さなければならなかった。そこで、ファインダー内に、例えば「連続マルチ F」（F：Fast、高速連写）や「連続マルチ S」（S：slow、低速連写）といった文字を表示する事が考えられるが、そのためには、夫々別の表示文字を用意する必要があり、また単に表示するだけでは、不慣れな使用者にはいずれの状態か判別できない虞もある。

【0005】

【発明が解決しようとする課題】本発明は、斯様な点に鑑みてなされたもので、大容量のフレームメモリを必要とせず、連写速度が画像データ蓄積用の記録媒体の書き込み処理速度に依存しない、高速連写が行えるスチルカメラを提供するものである。また、連写、あるいは連写マルチモードにおける低速連写と高速連写のいずれの状態にあるかを容易に判断し得るスチルカメラを提供するものである。

【0006】

【課題を解決するための手段】請求項 1 に係る本発明のスチルカメラは、画像を撮像して画像データを出力する撮像手段と、撮像手段から出力される画像データを一時的に記憶する一時記憶手段と、一時記憶手段に記憶された画像データを圧縮する圧縮手段と、圧縮手段で圧縮された画像データを一時的に記憶する補助記憶手段と、圧縮された画像データを記録する画像記録手段とを備え、画像記録手段には、補助記憶手段に複数枚分の圧縮された画像データが記憶された後、補助記憶手段から読み出された圧縮された画像データが記録されることを特徴とする。

【0007】請求項 2 に係る本発明のスチルカメラは、請求項 1 記載の発明において、補助記憶手段は一時記憶手段内に設けられることを特徴とする。請求項 3 に係る本発明のスチルカメラは、請求項 1 または 2 記載の発明において、画像データの一時記憶手段への記憶を行いながら、圧縮手段による画像データの圧縮を行うことを特徴とする。

【0008】請求項 4 に係る本発明のスチルカメラは、画像を撮像して画像データを出力する撮像手段と、撮像手段から出力される画像データを一時的に記憶する一時記憶手段と、画像データに基づく画像表示を行うモニタ手段とを備え、少なくとも 2 以上の連写速度での連写が可能なスチルカメラであって、連写を行う状態を示す連写モード表示を発生するモード表示手段と、モニタ手段上で連写モード表示を連写速度に応じて点滅表示させる

表示制御手段とを備えることを特徴とする。

【0009】請求項5に係る本発明のスチルカメラは、請求項4に記載の発明において、表示制御手段による連写モード表示は、連写速度に基づいた周期で点滅表示されることを特徴とする。

【0010】

【実施の形態】以下、本発明の実施の形態を図に基づいて説明する。図1は、本発明の一実施例に係るスチルカメラの概略構成図である。1はレンズ及びカラー対応のCCDが用いられ撮像した画像の画像データを出力する撮像手段として撮像部、2は撮像部1からの画像データの圧縮伸張等の画像処理を行う圧縮手段としての画像処理回路、3は撮像部1からの画像データを一時的に記憶しておく一時記憶手段としてのフレームメモリである。フレームメモリ3にはアクセス速度の早いDRAMが用いられ、その記憶領域には、図2に示すように、撮像部1からの画像データを圧縮せずに記憶する一時記憶手段としての領域Aの他に、画像処理回路2により圧縮した画像データを複数枚分一時的に記憶しておく補助記憶手段としての領域Bが設けられている。4は圧縮された画像データを記録する画像記録手段としての画像データメモリで、フラッシュメモリカード等の記憶容量の大きいものが用いられる。

【0011】5は撮像部1からの画像データもしくはフレームメモリ3に記憶された画像データのいずれかを選択的に出力するセレクト、6はセレクト5から出力される画像データをアナログ変換するビデオエンコーダ、7はビデオエンコーダ6からの画像データをカメラ本体から外部の装置へと出力するためのビデオ出力端子である。

【0012】8は後述するモニタの表示制御を行う表示制御手段であると共に全体の制御を司るCPU、9はCPU8に制御され連写を行う状態を示す連写モード表示を含み状況案内や操作案内等の表示を発生するモード表示手段としてのオンスクリーンディスプレイ（以下OSD）回路、10は画像データに基づいた表示及びOSDを行うための液晶ディスプレイ等の表示デバイスが用いられるモニタ手段としてのモニタ、11は動作指示をCPU8に与えるための複数のスイッチ手段を有する操作部、12はバッテリーを内蔵し各部に電源供給を行う電源回路である。

【0013】まず、連写モード時の動作について説明する。操作部11の図示しないスイッチを操作して撮影モードでの連写モードに設定する。本実施例では、連写モードとして連写速度の「はやい」（例えば、0.1秒間隔での撮影）と「おそい」（例えば、0.2秒間隔での撮影）があるとし、ここでは「はやい」を設定したものとする。

【0014】撮影モードであるのでCPU8の制御により、初期状態では、撮像部1からの画像データは、画像

処理回路2に供給されると共にセレクト5を介してビデオエンコーダ6に入力され、ビデオエンコーダ6でアナログ変換された後モニタ10に供給されて撮像部1で撮影した画像が動画として表示されている。更に、CPU8は、連写モード「はやい」の設定状態であることから、図3に示す連写モードである表示CをOSD回路9から出力させ、モニタ10上で撮像部1からの画像に重ねて表示させる。連写モードである表示Cの表示の際には、CPU8は、連写モード「はやい」であることから、連写速度に応じた速さ、例えば連写速度に基づいた周期0.1秒間隔で表示Cを点滅表示させる。

【0015】連写モードが「おそい」の場合には、連写速度に基づいた周期0.2秒間隔で表示Cの点滅を行っても良いし、連写速度に基づく周期でなく、連写速度に応じて、連写モード「おそい」ときには、相対的に連写モード「はやい」時の点滅周期よりも遅い周期で点滅させても良い。この状態で、操作部11のシャッターボタンが操作されると、CPU8は画像処理回路2に、撮像部1からの1枚（フレーム）目の画像データについて、フレームメモリ3の領域Aへの記憶を開始させる。画像処理回路2は、フレームメモリ3に最初の8ライン分の画像データを記憶したら、撮像部1からの画像データの記憶を行いながらフレームメモリ3から記憶した画像データを読み出し、JPEGの圧縮方式に基いて圧縮処理を行い、圧縮した画像データをフレームメモリ3の領域Bに順次記憶させていく。そして、フレームメモリ3の領域Aに画像データが記憶されるのと並行して圧縮処理が行われ、撮像部1からの画像データのフレームメモリ3の領域Aへの記憶とほぼリアルタイムで圧縮処理が終了する。

【0016】CPU8は、設定された連写速度に基づくタイミングで2枚（フレーム）目の画像データをフレームメモリ3の領域Aに記憶するよう画像処理回路に指示を出す。画像処理回路2は、撮像部1からの画像データを上述と同様にフレームメモリ3の領域Aへと記憶し始める。この時、前のフレームの画像データの圧縮処理が終了していない場合があったとしても、圧縮処理はフレームの最後の方のラインに対して実行しているので、既に圧縮処理を終えたフレームの最初の方のライン位置に、次のフレームの画像データを記憶しても支障がないので、画像処理回路2は、圧縮処理を実行しながら次のフレームの画像データの記憶を行う。そして、前のフレームの画像データの圧縮処理が終了したら、続けて次のフレームの画像データの圧縮処理を行う。圧縮した画像データは、フレームメモリ3の領域Bに、前のフレームの圧縮した画像データに続けて記憶する。

【0017】上述の処理を繰り返すことで連写を行い、領域Bの容量が許容できる枚（フレーム）数の圧縮した画像データの記憶が終了したら、連写を終了する。本実施例では、例えば5枚の分の圧縮した画像データを記憶

することのできる容量を領域Bに割り当てているので、5枚（フレーム）の画像データの記憶が終了した時点で、連写が終了される。

【0018】本実施例として、フレームメモリ2の領域Aへの画像データの書込みは、NTSCビデオ信号レート（1フレーム当り1/30秒、1フィールド当り1/60秒）にて行っており、最大で1/60秒の速度での連写が可能になる。また、圧縮した画像データを一時的に記憶しておく領域Bのためにフレームメモリ以外の記憶手段を備えても良いが、本実施例のように、領域Bとして1フレーム分の画像データの容量を確保した後の残りの記憶領域を用いることで、コストアップを招くことなく連写速度を向上させることができる。更に、連写可能な枚数は、圧縮した画像データを一時的に記憶しておく領域の容量と圧縮率によって決まるが、NTSCにおけるフィールド画像にて連写を行えば、圧縮していない画像データを記憶する領域AがNTSCにおけるフレーム画像を用いた場合と比較して半分の容量ですむので、その分領域Bの容量が増え連写可能な画像枚数を増やすことができる。

【0019】連写を終了すると、CPU8は画像処理回路2により、フレームメモリ3の領域Bに記憶された圧縮された画像データを順次読み出し、画像データメモリ4に記録する。尚、この画像データメモリ4への記録動作中は、最後にフレームメモリ2の領域Aに記憶した画像をセクタ5で選択することにより、モニタ10に撮影した画像を静止画の状態に表示しておく。画像データメモリ4への記録動作が終了したら、セクタ5で撮像部1からの画像データを選択させることにより動画表示の状態へと戻す。

【0020】次にマルチ連写モードについて説明する。上述と同様に、操作部11の図示しないスイッチを操作して撮影モードでのマルチ連写モードに設定する。マルチ連写モードにおいても連写速度の「はやい」（例えば、0.1秒間隔での撮影）と「おそい」（例えば、0.2秒間隔での撮影）があるとし、ここでは「はやい」を設定したものとする。

【0021】撮影モードであるので上述と同様に、CPU8の制御により、撮像部1で撮影した画像がモニタ10に動画として表示されている。そして、CPU8は、マルチ連写モード「はやい」の設定状態であることから、図4に示すマルチ連写モードである表示DをOSD回路9から出力させ、モニタ10上で撮像部1からの画像に重ねて表示させる。マルチ連写モードである表示Dの表示の際には、CPU8は、マルチ連写モード「はやい」であることから、連写速度に応じた速さ、例えば連写速度に基づいた周期0.1秒間隔で表示Dを点滅表示させる。点滅周期についても、上述と同様に、マルチ連写モードが「おそい」の場合には連写速度に基づいた周期0.2秒間隔でも、連写速度に応じて「はやい」と

「おそい」で相対的に点滅周期を変えて、表示Dの点滅を行えばよい。

【0022】マルチ連写のために操作部11のシャッターボタンが操作されると、画像処理回路2は、CPU8の制御により、撮像部1からの1枚（フレーム）目の画像データを、所定の縮小率で縮小（スケーリング）したのち、フレームメモリ3の領域Aの所定位置へと記憶する。CPU8が設定された連写速度に基づくタイミングで2枚（フレーム）目の画像データをフレームメモリ3の領域Aに記憶するよう画像処理回路に指示を出すと、画像処理回路2は、撮像部1からの画像データを同じ縮小率で縮小し、先の画像データを記憶した位置の次の所定位置にその縮小した画像データを記憶させる。これを所定枚（フレーム）数、例えば、1/3にスケールダウンしたときは9枚、1/4にスケールダウンしたときは16枚の画像データに対して連続して行う。フレームメモリ2の領域Aに所定枚数の縮小画像を記憶した時点で、連写が終了される。

【0023】マルチ連写が終了すると、CPU8の制御により、画像処理回路2は、フレームメモリ3の領域Aに記憶されたマルチ画像の画像データを読み出し、圧縮処理しながら画像データメモリ4に記録する。尚、この画像データメモリ4への記録動作中は、フレームメモリ2の領域Aに記憶したマルチ画像をセクタ5で選択することにより、モニタ10に撮影したマルチ画像が静止画の状態に表示される。そして、画像データメモリ4への記録動作が終了したら、セクタ5で撮像部1からの画像データを選択させることにより動画表示の状態へと戻す。

【0024】

【発明の効果】本発明は、以上の説明から明らかな如く、連写モードにおいて圧縮した画像データを一時的に記憶しておき、連写が終わってから書込み速度の遅い画像データメモリに記録することにより、画像データメモリへの書込み速度に依存することなく連写を高速で行える。更に、圧縮する前の画像データの記憶と圧縮処理を並列して行うことにより、効率的な画像処理が行え、高速連写を支障なく実現できる。そして、フレームメモリの空き領域に圧縮した画像データを一時記憶しておくことにより、メモリの有効利用が図れ、連写速度向上のためにコストアップを招くことはない。

【0025】また、連写やマルチ連写モードでは、それらモードを示す表示を連写速度に応じて点滅表示させることにより、夫々のモードにおいて、使用者が操作に不慣れであっても表示を見ただけで、感覚的に（マルチ）連写モードの速度を判別することができる。そして、各モードを示す表示は1種類用意すればいいので、多くのモード表示データを用意する必要がなく、表示データを格納するメモリの容量が少なく済み、また、作成コストも削減できる。

【0026】

【図面の簡単な説明】

【0027】

【図1】本発明に係るスチルカメラの一実施例を示す概略構成図である。

【0028】

【図2】図1におけるフレームメモリにおける領域割り当てを示す図である。

【0029】

【図3】図1におけるモニタでの連写モードの表示例を示す図である。

【0030】

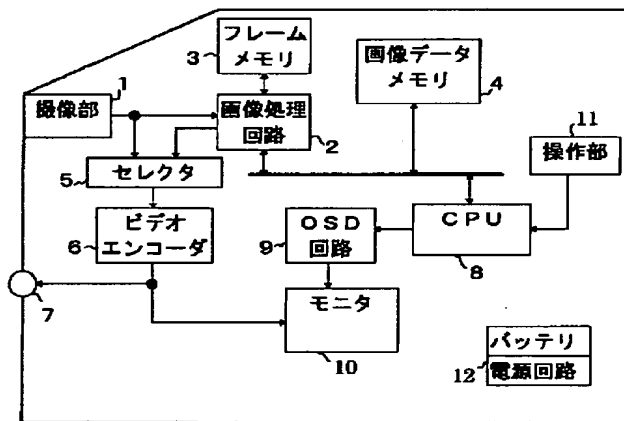
【図4】図1におけるモニタでのマルチ連写モードの表示例を示す図である。

【0031】

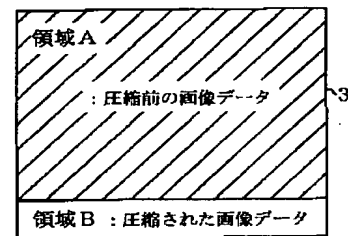
【符号の説明】

- 1 撮像部（撮像手段）
- 2 画像処理回路（圧縮手段）
- 3 フレームメモリ（一時記憶手段、補助記憶手段）
- 4 画像データメモリ（画像記憶手段）
- 8 CPU（表示制御回路）
- 9 OSD回路（モード表示手段）
- 10 モニタ（モニタ手段）

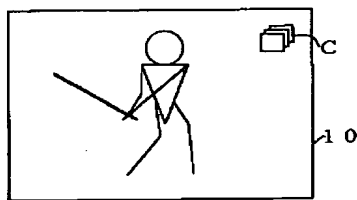
【図1】



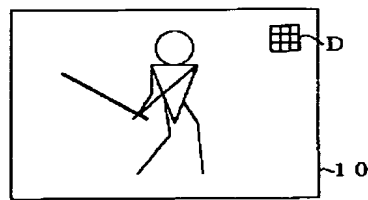
【図2】



【図3】



【図4】



フロントページの続き

(51)Int.Cl.⁶

識別記号

FI

H04N 5/781

520A

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-088824

(43)Date of publication of application : 30.03.1999

(51)Int.Cl.

H04N	5/91
G06T	1/60
H04N	5/765
H04N	5/781
H04N	5/907

(21)Application number : 09-238516

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 03.09.1997

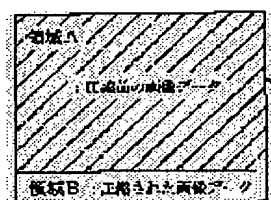
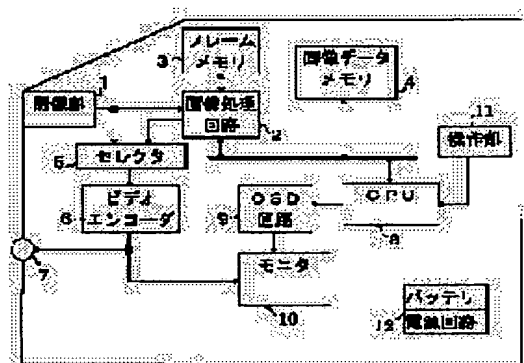
(72)Inventor : KAMIMURA TORU
TOYODA KAZUHIRO

(54) STILL CAMERA

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a still camera capable of executing high-speed continuous photography independently of the writing processing speed of a recording medium for storing picture data without using a frame memory of large capacity and capable of instinctively discriminating continuous photography speed.

SOLUTION: Picture data inputted from an image pickup part 1 in a continuous photography mode are stored in an area A of a frame memory 3, and while storing data in the area A, picture data stored in the area A are compressed by a picture processing circuit 2 and the compressed picture data are temporarily stored in an area B of the memory 3. After the end of continuous photography, the compressed data are stored in a picture data memory 4 of which writing speed is slow. Thereby continuous photography can be executed at a high speed without depending on a writing speed in a picture data memory 4 and the frame memory 3 can be effectively utilized. When display indicating the continuous photography mode is flashed in accordance with the continuous photography speed, the continuous photography speed can be instinctively discriminated.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

[0010]

[Preferred embodiment of the invention]

In the following the embodiments of the present invention will be described with reference to the drawings. Fig. 1 shows a rough configuration of a still camera according to one embodiment of the invention. An image pickup part 1 functions as imaging means for outputting image data of images shot by a lens and a color CCD. An image processing circuit 2 functions as compression means for executing image processings such as compression and extension on the image data from the image pickup part 1. A frame memory 3 functions as temporary storage means for temporally storing therein the image data from the image pickup part 1. The frame memory 3 is composed of DRAMS which are accessible at high speed, and as shown in Fig. 2 it has a storage area A which is the temporary storage means for temporally storing therein uncompressed image data from the image pickup part 1 and a storage area B which is supplementary storage means for temporally storing a plurality of frames of image data compressed by the image processing part 2. An image data memory 4 functions as image storage means for storing therein compressed image data, and is composed of memories of a large storage capacity such as a flash memory card.

[0011]

A selector 5 selectively outputs image data from the image pickup part 1 or image data stored in the frame memory 3. A video encoder 6 analog-converts the image data outputted from the selector 5. A video output terminal 7 is used for outputting the image data sent from the video encoder 6 from the camera body to a device in exterior.

[0012]

A CPU 8 controls the entire operation and also functions as display control means for controlling the display of a monitor to be described later. An on-screen display (hereinafter, OSD) circuit 9 functions as mode indicating means for generating indicators of setting conditions and operational directions, including one indicating that continuous shooting is being executed under the control of the CPU. A monitor 10 is a

display device such as a liquid crystal display for OSD and for displaying an image according to image data. An operational part 11 includes a plurality of switches to provide operational instructions to the CPU 8. A power supply circuit contains batteries to supply power to each part.

[0013]

First, a description will be made on the operation during the continuous shooting mode. A manipulation to switches (not shown) on the operational part 11 sets a shooting mode to the continuous shooting mode. In this embodiment it is assumed that the continuous shooting mode has two shooting speed settings of "fast" (shooting at an interval of 0.1 second, for example) and "slow" (shooting at an interval of 0.2 second, for example). It is assumed here that the "fast" is set.

[0014]

The CPU takes control of the operation in the shooting mode. In an initial state image data from the image pickup part 1 is supplied to the image processing circuit 2 as well as inputted to the video encoder 6 via the selector 5 for analog-conversion. The analog-converted image data is supplied to the monitor 10 to an image shot by the image pickup part 1 as a moving image. Moreover, recognizing that it is in the continuous shooting mode "fast", the CPU 8 instructs the OSD circuit 9 to output an indicator C shown in Fig. 3 to be displayed on the image from the image pickup part 1 on the monitor 10. The indicator C represents the continuous shooting mode. The CPU 8 has the indicator C blinking at an interval in conformity with the continuous shooting speed, for example, at an interval of 0.1 second.

[0015]

In the continuous shooting mode "slow" the indicator C may blink at an interval of 0.2 second in conformity with the continuous shooting speed, or at an interval relatively longer than that in the continuous shooting mode "fast". Further, upon a manipulation to a shutter button on the operational part 11, the CPU 8 instructs the image processing part 2 to start storing image data of a first frame from the image pickup part 1 into the storage area A of the frame memory 3. After finishing storing the

first 8 lines of image data, the image processing part 2 while continuing the storing, reads image data stored in the frame memory 3 and performs compression processing on the data according to JPEG compression method to store the compressed data in the storage area B of the frame memory 3 sequentially. The compression processing is done in parallel with the storing of image data in the storage area A and therefore, completes substantially concurrently therewith.

[0016]

The CPU 8 gives an instruction to the image processing part to store image data of a second frame in the storage area A of the frame memory 3 at a timing in accordance with the set continuous shooting speed. The image processing part 2 starts storing the image data from the image pickup part 1 in the storage area A of the frame memory 3 as described above. The image processing part 2 is able to store image data of a subsequent frame while performing the compression processing even if it has not finished compressing a preceding frame. This is because at this point the compression processing is being done on a line of the last part of the preceding frame so that it is possible to store image data of the subsequent frame in a line of the first part of the preceding frame on which the compression processing has been already done. Then, it performs the compression processing on image data of the subsequent frame after finishing the preceding frame and stores the compressed image data in the storage area B of the frame memory 3 next to the preceding frame.

[0017]

The continuous shooting is performed by repeating the above-described processings and is completed when the amount (frames) of the compressed image data stored in the storage area B reaches an allowable storage capacity thereof. In this embodiment the storage area B has a capacity of storing compressed image data of five frames, for example, therefore, the continuous shooting ends when image data of five frames are stored therein.

[0018]

In this embodiment image data is written to the storage area A of the frame

memory 2 at a rate of the NTSC video signal (i.e., 1/30 second per frame, 1/60 second per field), and continuous shooting at the maximum rate of 1/60 second is enabled. Also, another storage means may be provided for temporary storage of compressed image data, in addition to the storage area B of the frame memory. However, this embodiment can heighten the continuous shooting speed without causing cost increases by making use of portions of the storage area B which remain free after securing a portion thereof needed for storing one frame of image data first. How many frames can be continuously shot is determined according to the capacity of a storage temporally storing compressed image data and to a compression rate. Continuously shooting a field image of NTSC makes it possible to reduce the capacity of the storage area A storing uncompressed image data to about a half compared to a case where a frame image of NTSC is used. This accordingly increases the capacity of the storage area B and increases the possible number of frames to be continuously shot.

[0019]

Upon completion of the continuous shooting, the CPU allows the image processing circuit 2 to read compressed image data stored in the storage area B of the frame memory 3 in sequence and to record it in the image data memory 4. During the recording the CPU has the selector 5 select an image stored last in the storage area A of the frame memory 2 to display a shot image as a still image on the monitor 10. Upon completion of the recording in the image data memory 4, the CPU has the selector 5 select the image data from the image pickup part 1, and the monitor thereby goes back to a moving image display.

[0020]

Next, multi-continuous shooting mode will be described. As described above, a manipulation to the not-shown switch on the operational part 11 sets the shooting mode to the multi-continuous shooting mode. It is assumed that the multi-continuous shooting mode has two shooting speed settings of "fast" (shooting at an interval of 0.1 second, for example) and "slow" (shooting at an interval of 0.2 second, for example). Here, it is assumed here that the "fast" is set.

[0021]

As described above, the CPU takes control of the operation in the shooting mode. An image shot with the image pickup part 1 is displayed as a moving image on the monitor 10. In the multi-continuous shooting mode "fast", the CPU 8 instructs the OSD circuit 9 to output an indicator D indicating that it is in the multi-continuous shooting mode shown in Fig. 4, and the monitor 10 displays it on the image from the image pickup part 1. The CPU 8 has the indicator D blinking at, for example, an interval of 0.1 second in conformity with the continuous shooting speed "fast". In the multi-continuous shooting mode "slow" the indicator D may blink at an interval of 0.2 second in conformity with the continuous shooting speed "slow", or the interval may be relatively changed according to the two shooting speeds "fast" and "slow".

[0022]

Upon a manipulation for multi-continuous shooting to the shutter button on the operational part 11, the image processing part 2, under the control of the CPU 8, scales down image data of a first frame from the image pickup part 1 at a predetermined rate, and stores it in a predetermined location in the storage area A of the frame memory 3. The CPU 8 instructs the image processing circuit to store image data of a second frame in the storage area A of the frame memory 3 at a timing according to the set shooting speed. The image processing circuit scales down the image data from the image pickup part 1 at the predetermined rate and stores it in a second predetermined location in the storage area A. This processing is repeated for a predetermined number of frames, for example, 9 frames at a scaledown rate of 1/3 or 16 frames at a scaledown rate of 1/4. Storing the predetermined number of frames in the storage area A of the frame memory 2 completes the continuous shooting.

[0023]

After completion of the multi-continuous shooting the CPU controls the image processing circuit 2 to read image data of a multi-image stored in the storage area A of the frame memory 3 and compress and record it in the image data memory 4. During the recording the CPU 8 has the selector 5 select the multi-image stored in the storage

area A of the frame memory 2 to be displayed as a still image on the monitor 10. Upon the completion of the recording the CPU 8 has the selector 5 select the image data from the image pickup part 1, and the monitor thereby goes back to a moving image display.

[0024]

[Advantageous effect of the invention]

As apparent from the above description, the invention can realize high-speed continuous shooting independent of a slow data write speed of the image data memory by temporally storing image data compressed in the continuous shooting mode to record it in the image data memory after the completion of the continuous shooting. Moreover, storing uncompressed image data in parallel with performing compression processing can achieve efficient image processing and high-speed continuous shooting without trouble. Since compressed image data is temporally stored in a free space of the frame memory, effective use of the memory is realized, and heightening the continuous shooting speed will not cause cost increases.

[0025]

In the continuous and multi-continuous shooting modes, mode indicators blink at an interval in accordance with the continuous shooting speed so that even unskilled users can easily know the speed of the continuous (or multi-continuous) shooting mode by just seeing the indicator. Further, only one indicator is needed for each mode, which eliminates necessity of a large amount of mode indicating data, resulting in reducing the production cost and lessening the capacity of the memory storing the mode indicating data.